

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

SEMICONDUCTOR LASER AND ITS MANUFACTURE

Patent Number: JP7030190
Publication date: 1995-01-31
Inventor(s): IGAWA KATSUHIKO; others: 02
Applicant(s): ROHM CO LTD
Requested Patent: ☐ JP7030190
Application Number: JP19930170251 19930709
Priority Number(s):
IPC Classification: H01S3/18
EC Classification:
Equivalents: JP2833962B2

Abstract

PURPOSE: To obtain improved current-light output characteristics and at the same time a reliable semiconductor and its manufacture.
CONSTITUTION: A step 14 protruding in an overhang shape is provided on a second electrode formation surface near a laser light emission end face, a recessed part 19 is formed at the bottom surface side of the step 14, and the center side of a second electrode 2 is completely separated from an edge part second electrode 2b. Therefore, even if a voltage is applied to the electrode at a center side, no current flows to the lower part of the edge part side second electrode 2b and the area near the laser light emission end face part is a current non-infection region, thus positively preventing the deterioration of characteristics of semiconductor laser due to a local heat build-up without changing the structure near the active layer greatly influencing the characteristics of the semiconductor laser and a current constriction structure.

Data supplied from the esp@cenet database - 12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開 号

特開平7-30190

(43) 公開日 平成7年(1995)1月31日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 S 3/18

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平5-170251

(22) 出願日 平成5年(1993)7月9日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院清崎町21番地

(72) 発明者 井川 克彦

京都市右京区西院清崎町21番地 ローム株式会社内

(72) 発明者 尺田 幸男

京都市右京区西院清崎町21番地 ローム株式会社内

(72) 発明者 股木 宏至

京都市右京区西院清崎町21番地 ローム株式会社内

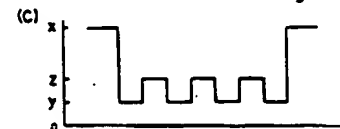
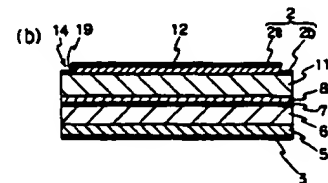
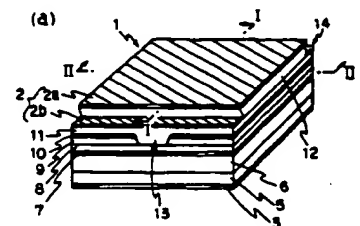
(74) 代理人 弁理士 佐木 啓二 (外2名)

(54) 【発明の名称】 半導体レーザおよびその製法

(57) 【要約】

【目的】 良好な電流-光出力特性がえられと共に、信頼性の高い半導体レーザおよびその製法を提供する。

【構成】 レーザ光出射端面近傍では、第2電極形成面に底状に突出した段差14が設けられ、段差14の底面側には凹部19が形成され、第2電極2の中央側は、端部側第2電極2bと完全に分離されている。したがって中央側の電極に電圧が印加されても、端部側第2電極2bの下部には電流が流れず、レーザ光出射端面付近は電流非注入領域となっている。これにより、半導体レーザの特性を左右する活性層近傍の構造、電流狭さく構造の変更を行わずに、局所的な発熱による半導体レーザの特性劣化を確実に防止している。



2 第2電極 8 第1上部クラフ・F電
2b 端部側第2電極 11 第2上部クラフ・F電
3 第1電極 12 コンタクト層
6 下部クラフ・F電 14 段差
7 電極層 19 凹部

【特許請求の範囲】

【請求項1】 (a) 第1電極形成面に設けられた第1電極と、(b) 第2電極形成面に設けられた第2電極と、(c) 第1電極と第2電極とのあいだに設けられた複数の半導体層とからなり、前記複数の半導体層は少なくとも、(イ) 活性層と、(ロ) 第1電極と前記活性層とのあいだに設けられ、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第1導電型の半導体からなる下部クラッド層と、(ハ) 第2電極と前記活性層とのあいだに設けられ、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第2導電型の半導体からなる上部クラッド層と、(ニ) 前記上部クラッド層と第2電極とのあいだに形成され、屈折率が前記活性層よりも大きく、かつ、禁制帯幅が狭い半導体からなるコンタクト層とを具備する半導体レーザであって、前記半導体層の第2電極形成面の一部に段差が設けられ、かつ、段差の底部には凹部が設けられて段差の高い部分が底状にされることにより、前記半導体層の表面に設けられる第2電極が前記段差により分離されてなる半導体レーザ。

【請求項2】 前記段差がレーザ光出射端面部に形成されてなる請求項1記載の半導体レーザ。

【請求項3】 (d) 第1導電型の半導体基板上に第1導電型の半導体からなる下部クラッド層を形成する工程、(e) 前記下部クラッド層の上に、屈折率が前記下部クラッド層よりも大きく、かつ、禁制帯幅が狭い半導体からなる活性層を形成する工程、(f) 前記活性層の上に、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第2導電型の半導体からなる上部クラッド層を形成する工程、(g) 前記上部クラッド層の上に、屈折率が前記活性層よりも大きく、かつ、禁制帯幅が狭い第2導電型の半導体からなるコンタクト層を形成する工程、(h) 前記コンタクト層をオーバーエッチングすることにより段差を形成すると共に、底部に凹部を形成する工程、および(i) 前記段差によって分離されるように、前記コンタクト層の表面に第2電極を形成する工程の結合からなることを特徴とする半導体レーザの製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体レーザおよびその製法に関する。さらに詳しくは、おもに共振器導波路の端面近傍を電流非注入領域とし、レーザ出射端面部の劣化や損傷を防止することができる長寿命の半導体レーザおよびその製法に関する。

【0002】

【従来の技術】今日、光情報機器の光源として半導体レーザが広く用いられている。このうち追記型や書換え型の光ディスクなどに用いられる半導体レーザは、高出力かつ信頼性が高いことが望まれる。

【0003】ところで、半導体レーザの信頼性を低下させる要因の一つとして、レーザ光出射端面部の劣化や損傷

の問題がある。このような問題を解決するため、たとえば特開平2-239679号公報には端面に電流非注入領域を形成し、端面でのジュール熱による発熱を抑制する方法が開示されている。

【0004】レーザ光出射端面に電流非注入領域を形成した従来の半導体レーザを図4に示す。この半導体レーザは、共振器導波路端面近傍を電流非注入領域としたセルフアライン構造型半導体レーザである。なお、図4(a)はその斜視図、図4(b)は図4(a)のIII-III線断面図、図4(c)は図4(a)のIV-IV線断面図である。

【0005】図4(a)に示すように、この半導体レーザ21は、たとえばn-GaAsからなる半導体基板5の上に、たとえばn-Al_{0.4}Ga_{0.6}Asからなる下部クラッド層6、Al_{0.7}Ga_{0.3}Asからなる活性層7、p-Al_{0.4}Ga_{0.6}Asからなる第1上部クラッド層8、n-GaAsからなる電流ブロック層9、n-Al_{0.15}Ga_{0.85}Asからなる蒸発防止層10を順次積層したのちに、その上面からエッチングにより前記第1上部クラッド層8に達するストライプ溝13を形成し、そののち以下の各層すなわち、p-Al_{0.4}Ga_{0.6}Asからなる第2上部クラッド層11、p-GaAsからなるコンタクト層12が順次形成されたものであり、最終的に上下両面、すなわち、前記コンタクト層12の上面および半導体基板5の下面にそれぞれ第2電極2、第1電極3が形成され、チップ化されている。

【0006】前記ストライプ溝13は、チップ中央部に形成されており、図4(b)、(c)に示すように、その周囲は電流ブロック層9と蒸発防止層10によって囲まれている。この構造で、図4(b)に示すように、レーザ光出射端面部分に電流ブロック層9と蒸発防止層10が残されているため電流は流れず、レーザ光出射端面は電流非注入領域になっており、ジュール熱による発熱が抑えられ、レーザ光出射端面の劣化や損傷を起りにくくしている。

【0007】

【発明が解決しようとする課題】しかし前記従来の半導体レーザでは、レーザ光出射端面部分に形成された電流ブロック層はGaAsからなる直接遷移型材料により形成されているため、この部分で光吸収が起こり、良好な電流-光出力特性がえられないという問題がある。

【0008】本発明はかかる問題を解決するためになされたものであり、良好な電流-光出力特性がえられると共に、レーザ光出射端面の劣化や損傷を防止した信頼性の高い半導体レーザを提供することを目的としている。

【0009】

【課題を解決するための手段】本発明の半導体レーザは、(a) 第1電極形成面に設けられた第1電極と、(b) 第2電極形成面に設けられた第2電極と、(c) 第1電極と第2電極とのあいだに設けられた複数の半導体層とを具備する半導体レーザであって、前記半導体層は、(イ) 活性層と、(ロ) 第1電極と前記活性層とのあいだに設けられ、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第1導電型の半導体からなる下部クラッド層と、(ハ) 第2電極と前記活性層とのあいだに設けられ、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第2導電型の半導体からなる上部クラッド層と、(ニ) 前記上部クラッド層と第2電極とのあいだに形成され、屈折率が前記活性層よりも大きく、かつ、禁制帯幅が狭い半導体からなるコンタクト層とを具備する半導体レーザであって、前記半導体層の第2電極形成面の一部に段差が設けられ、かつ、段差の底部には凹部が設けられて段差の高い部分が底状にされることにより、前記半導体層の表面に設けられる第2電極が前記段差により分離されてなる半導体レーザ。

体層とからなり、前記複数の半導体層は少なくとも、

(イ) 活性層と、(ロ) 第1電極と前記活性層とのあいだに設けられ、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第1導電型の半導体からなる下部クラッド層と、(ハ) 第2電極と前記活性層とのあいだに設けられ、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第2導電型の半導体からなる上部クラッド層と、(ニ) 前記上部クラッド層と第2電極とのあいだに形成され、屈折率が前記活性層よりも大きく、かつ、禁制帯幅が狭い半導体からなるコンタクト層とを具備する半導体レーザであって、前記半導体層の第2電極形成面の一部に段差が設けられ、かつ、段差の底部には凹部が設けられて段差の高い部分が底状にされることにより、前記半導体層の表面に設けられる第2電極が前記段差により分離されてなるものである。

【0010】また前記段差は、レーザ射出端面部に形成されてなることがレーザ出力端面部の劣化や損傷を防止するために好ましい。

【0011】また本発明の半導体レーザの製法は、

(d) 第1導電型の半導体基板上に第1導電型の半導体からなる下部クラッド層を形成する工程、(e) 前記下部クラッド層の上に、屈折率が前記下部クラッド層よりも大きく、かつ、禁制帯幅が狭い半導体からなる活性層を形成する工程、(f) 前記活性層の上に、屈折率が前記活性層よりも小さく、かつ、禁制帯幅が広い第2導電型の半導体からなる上部クラッド層を形成する工程、(g) 前記上部クラッド層の上に、屈折率が前記活性層よりも大きく、かつ、禁制帯幅が狭い半導体からなるコンタクト層を形成する工程、(h) 前記コンタクト層をオーバーエッチングすることにより段差を形成すると共に、底部に凹部を形成する工程、および(i) 前記段差によって分離されるように、前記コンタクト層の表面に第2電極を形成する工程の結合からなることを特徴とするものである。

【0012】

【作用】本発明の半導体レーザによれば、第2電極形成面に段差が設けられ、かつ、段差の底部に凹部が設けられて段差の高い部分が底状に形成されているため、第2電極形成時、この底の陰になる部分に電極材料が付着されず、第2電極はその段差により高い部分と低い部分とで確実に分離される。そのため、分離された第2電極の一部の下側には電流非注入領域が形成される。これにより、半導体レーザの特性を左右する活性層近傍の構造、電流狭く構造の変更を行うことなく、局所的な発熱により半導体レーザ光の特性劣化を確実に防止することができる。

【0013】また、前記段差がレーザ光射出端面部に形成することにより、レーザ光射出端面部を電流非注入領域とすることができ、とくに発熱しやすいレーザ光射出端面部の劣化を確実に防止することができる。

【0014】さらに本発明の製法によれば、コンタクト層をオーバーエッチングすることにより、段差の底部に凹部を形成することができるため、容易に第2電極を段差部で分離することができる。

【0015】

【実施例】つぎに図面を参照しながら本発明の半導体レーザおよびその製法を詳細に説明する。

【0016】図1(a)は本発明の半導体レーザの一実施例を示す斜視図、図1(b)は図1(a)のI-I線断面図、図1(c)は量子井戸活性層のAlの組成の変化を示す図である。また、図2〜3は本発明の半導体レーザの製法の一実施例の工程を示す図であり、図2は図1のII-II線断面説明図、図3は図1のI-I線断面説明図である。

【0017】図1(a)において、1が半導体レーザであり、第1電極3と、第2電極2とこれら第1電極3および第2電極2のあいだに設けられた複数の半導体層とから構成されている。

【0018】半導体層は、第1導電型のたとえばGaAsからなる半導体基板5と、その上面に形成された第1導電型のたとえば $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$) からなる下部クラッド層6と、その上面に形成されたノンドープまたは第1導電型もしくは第2導電型の活性層7と、その上面に形成された第2導電型のたとえば $Al_xGa_{1-x}As$ からなる第1上部クラッド層8と、その上面に形成された第1導電型のたとえばGaAsからなる電流ブロック層9と、その上面に形成されたたとえば第1導電型の $Al_pGa_{1-p}As$ ($0.1 \leq p \leq 0.7$) からなる蒸発防止層10と、その上面に形成された第2導電型のたとえば $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$) からなる第2上部クラッド層11と、その上面に形成された第2導電型のたとえばGaAsからなるコンタクト層12とから構成されている。なお、前記電極2、3はコンタクト層12および半導体基板5からなる電極形成面にそれぞれ設けられている。

【0019】電流ブロック層9と蒸発防止層10の中心部には幅が2〜6 μm 程度のストライプ溝13が形成され、上部クラッド層8、11と下部クラッド層6とのあいだに流れる電流をストライプ溝の狭い範囲に制限している。

【0020】また活性層7はたとえば図1(c)にAlの組成を示すように、 $Al_yGa_{1-y}As$ ($0 \leq y \leq 0.15$) 層と $Al_zGa_{1-z}As$ ($0.15 \leq z \leq 0.35$) 層とをそれぞれ50〜150Åと30〜50Åずつ交互に積層した量子井戸構造にすることにより、量子井戸活性層はバルク活性層よりも光吸収損失が少なく、電流非注入領域において殆ど光吸収は起らず、良好な直線性の電流-光出力特性がえられるため、とくに段差による電流非注入領域を形成する効果が顕著である。そのため、以下の説明では活性層を量子井戸活性層の例で説明するが、本発明は量子井戸活性層に限定されるものではなく、通常のク...

ド層より屈折率の大きい材料からなる活性層であるバルク活性層にも同様に適用できる。

【0021】前記第2電極2の電極形成面であるコンタクト層12には段差14が設けられており、第2電極2はこの段差によって電極2a、2bに分離されている。さらに詳しくは、図1(b)に示すように、この電極2a、2bは第2電極2の形成面上に設けられた凹部19を有する段差14により完全に分離されている。

【0022】このように、本発明による半導体レーザ1においては、第2電極2はたとえば中央部の電極2aと端部の電極2bとに完全に分離されているため、電圧を中央部の電極2aのみに印加すれば、電極2bの下部である端部には電流は流れない。つまり、レーザ光出射端面部付近は電流非注入領域となり、発熱によるレーザ出射端面部の劣化や損傷を防止することができる。

【0023】なお、第1、第2導電型とは半導体の導電型のp型またはn型をいい、第1導電型がp型のばあい第2導電型はn型になり、第1導電型がn型のばあい第2導電型はp型になる。

【0024】なお、前述の第2電極形成面に設けられる段差が、前記コンタクト層の厚さより深いばあいは、段差14の底面に形成された端部側第2電極2bの電極形成面は第2上部クラッド層11になり、オーミック接触とならない。したがって、端部側第2電極2bの下部に電荷空乏層が形成されるので、より確実に、レーザ光出射端面部付近を電流非注入領域とすることができる。

【0025】つぎに、図2～3を参照しながら本発明の半導体レーザの製法の一実施例を説明する。なお、本実施例においては、とくに制御性および量産性に優れたSAM (self-aligned-structure-by-MBE) 構造型半導体レーザの製法を用いて説明する。

【0026】まずMBE装置内に第1導電型のたとえばGaAsからなる半導体基板5を入れ、図2(a)に示すように、半導体基板5上に、順次第1導電型のたとえば $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$) からなる下部クラッド層6を10000～20000Åの厚さに、ノンドープまたは第1導電型もしくは第2導電型のたとえば $Al_yGa_{1-y}As$ ($0 \leq y \leq 0.15$) および $Al_zGa_{1-z}As$ ($0.15 \leq z \leq 0.35$) の積層構造からなる量子井戸活性層7をそれぞれ50～150Åおよび30～50Åの厚さに2～5層形成し、第2導電型のたとえば $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$) からなる第1上部クラッド層8を2000～4000Åの厚さに、第1導電型のたとえばGaAsからなる電流ブロック層9を4000～8000Åの厚さに、第1導電型のたとえば $Al_pGa_{1-p}As$ ($0.1 \leq p \leq 0.7$) からなる蒸発防止層10を600～800Åの厚さに、ノンドープのたとえばGaAsからなる表面保護層15を300～500Åの厚さに順次積層させることにより第1成長層16を形成する。蒸発防止層10は表面保護層15をMBE装置内で蒸発させるときに、電流ブロック層9の蒸発を防

止するもので、表面保護層の蒸発を正確に制御すれば必ずしも必要ではない。

【0027】なお、MBE装置によるエピタキシャル成長法は従来より知られている方法を適用することができ、たとえば蒸発源としてそれぞれ収納されたGaなどの原料物質を分子線の形で蒸発させ、この各原料を質量分析計(図示せず)でモニターすると共に、コンピュータ(図示せず)により蒸発源の温度やシャッタを制御することにより、所望の比率の化合物半導体をエピタキシャル成長することができる。

【0028】つぎに、図2(b)に示すように、ストライプ溝13を形成すべき部分以外の表面保護層15をホトレジスト膜17で覆う。このホトレジスト膜17をマスクとして、電流ブロック層9が適宜(たとえば1000Å程度)に残るように表面保護層15、蒸発防止層10および電流ブロック層9をそれぞれ選択的にエッチングし、ストライプ溝13を形成する。

【0029】つぎに、図2(c)に示すように、半導体基板5を再度MBE装置内に入れ、740～760℃程度に昇温し、表面保護層15および前記エッチング工程で残余した電流ブロック層9のGaAs層の上面にヒ素分子線を当てることにより、ストライプ溝13の底の電流ブロック層9および表面保護層15を蒸発させる。このばあい、温度の上昇にともない、GaAsは蒸発速度が速くなるが、AlGaAsは蒸発速度が殆ど変化しないため、AlGaAsからなる第1上部クラッド層8と蒸発防止層10を蒸発させずにGaAs層のみを選択的に蒸発させることができる。すなわち、第1上部クラッド層8上に影響を与えることなく、また電流ブロック層9のうちストライプ溝13に残りしている不要な部分のみをすべて除去することができる。なお、同時に、前記エッチング工程にて付着した不純物などを蒸発させると共に、表面保護層15を蒸発させることができる。またこの工程によりストライプ溝13の底部の第1上部クラッド層8の表面が露出されるが、MBE装置内で行われているため、不純物などが付着することはない。

【0030】つぎに、半導体基板5の温度を580～600℃程度に設定し、図2(d)に示すように、前記蒸発防止層10、ストライプ溝13などの上面に第2導電型のたとえば $Al_xGa_{1-x}As$ からなる第2上部クラッド層11を6000～18000Åの厚さに、第2導電型のたとえばGaAsからなるコンタクト層12を10000～30000Åの厚さに順次積層する。

【0031】つぎに、図3(e)に示すように、前記コンタクト層12の両端以外の部分をホトレジスト膜18で覆う。

【0032】そして図3(f)に示すように、コンタクト層12の両端部分を、GaAsからなるコンタクト層12はエッチングするが $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$)

7) からなる第2上部クラッド層11はエッチングしないような、たとえば NH_4OH と H_2O_2 と H_2O をそれぞれ10:100:1000の割合で混合した混合液や KOH 、 H_2O_2 および H_2O の混合液などの選択エッチング液を用いて選択的にオーバエッチングすることにより、コンタクト層12の底部が界面に沿って横方向にエッチングされ、凹部19が形成され、レーザ光出射端面部に段差の高い部分が底状に突出した形状の段差になる。なお、選択エッチング液を使用しなければ第2上部クラッド層11までエッチングされ、前述のように、端部の電極はオーミックコンタクトにならず電流非注入領域になる。

【0033】以上のように半導体層が形成された半導体基板5の裏面をラッピングし、コンタクト層12の上面および半導体基板5の下面それぞれに電極2、3を形成してチップ化することにより半導体レーザチップが完成する(図1参照)。その際、第2電極2は段差14により電極2a、2bに分離される。

【0034】前記説明では AlGaAs 系レーザについて説明したが、他の材料系レーザ、たとえば InGaAlP 系レーザ、 InGaAsP 系レーザにおいても同じく本発明を適用することができる。また段差部の形成をレーザ光出射端面に形成する例で説明したが、出射端面に形成することにより、とくにジュール熱の発生し易い出射端面の劣化や損傷を防止できる点で好ましいが、局部的な発熱が問題となる部分であればどの位置に設けるばあいにも効果がある。

【0035】また、SAM構造型レーザに限らず、他の構造の半導体レーザについても同様に本発明を適用することができる。

【0036】つぎに本発明の半導体レーザの製法について具体例をあげてさらに詳細に説明する。

【0037】実施例1

MBE装置により n-GaAs 基板5に $\text{n-Al}_{0.60}\text{Ga}_{0.40}\text{As}$ からなる下部クラッド層6を約20000Åの厚さに、ノンドープの厚さ約95Åの $\text{Al}_{0.10}\text{Ga}_{0.90}\text{As}$ 層が4層と厚さ約40Åの $\text{Al}_{0.30}\text{Ga}_{0.70}\text{As}$ 層が3層それぞれ重ねられた積層体量子井戸活性層7を約500Åの厚さに、 $\text{p-Al}_{0.60}\text{Ga}_{0.40}\text{As}$ からなる第1上部クラッド層8を約3000Åの厚さに、 n-GaAs からなる電流ブロック層9を約5000Åの厚さに、 $\text{n-Al}_{0.15}\text{Ga}_{0.85}\text{As}$ からなる蒸発防止層10を約700Åの厚さに、ノンドープの GaAs からなる表面保護層15を約400Åの厚さに、周知のMBE装置により順次積層した。

【0038】つぎに半導体層が形成された半導体基板5をMBE装置から取り出し、表面保護層15の表面をホトレジスト膜17で覆い、ストライプ溝部分をパターニングして開口し、硫酸系エッチング液で幅約4μm程度のストライプ溝13を形成した。このばあい、ストライプ溝部分の電流ブロック層は1000Å程度残し、エッチングを止めた。その理由は完全に電流ブロック層をエッチング除

去すると、第1上部クラッド層までエッチングしすぎたり、露出した第1上部クラッド層の表面が酸化などにより汚染されるため、保護層として GaAs 層を残しておき、MBE装置内で選択的に蒸発させることができるためである。

【0039】ついで、再び半導体基板5をMBE装置に入れ、約740℃、20分程度の熱処理を行った結果、ストライプ溝13に残っていた電流ブロック層9の GaAs 層は蒸発し、第1上部クラッド層8が露出した。このとき、表面保護層15および前記エッチング工程に付着した不純物なども蒸発し除去された。また、露出した第1上部クラッド層8および電流ブロック層9の表面は、この露出させる工程をMBE装置内で行ったので酸化されたり、汚染されることはなかった。

【0040】つぎに半導体基板5の温度を600℃に設定し、 $\text{p-Al}_{0.60}\text{Ga}_{0.40}\text{As}$ からなる第2上部クラッド層11を約17000Åの厚さに、 p-GaAs からなるコンタクト層12を約15000Åの厚さにMBE装置により順次積層した。

【0041】つぎに、前記半導体層が形成された半導体基板5をMBE装置から再び取り出し、コンタクト層12の表面をホトレジスト膜18で覆い、両端部分をパターニングして開口し、選択エッチング液($\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=10:100:1000$)でエッチングすることによりマスクのない部分がエッチングされて段差を形成した。このとき、第2上部クラッド層11はエッチングされず、また、オーバエッチングすることにより、コンタクト層12は第2上部クラッド層11との界面に沿って中央部側にエッチングされ、凹部19が形成され、段差の高い部分が底状に形成された。(図3(f)参照)。

【0042】ついで、ラッピングをし、第1電極3および第2電極2を形成し、劈開により半導体レーザチップを完成した。このとき、第2電極2は段差14により、電極2a、2bに完全に分離された。

【0043】叙上のごとく、本発明によれば半導体レーザの特性を左右する活性層近傍の構造、電流供給構造の変更を行うことなく、電極形成面に段差14を設ける部の電極2bをオープンにしているため、レーザ光出射端面部付近など段差が設けられた部分を電流非注入領域とすることができる。このばあい、段差14の底面側に凹部19が形成されているため、確実に端部側の電極を形成することができ、確実に端面部付近を電流非注入領域とすることができる。

【0044】その結果、とくにレーザ端面部付近で起る局所的な発熱による素子の特性劣化を防止することができ、信頼性の高い半導体レーザがえられる。

【0045】

【発明の効果】本発明の半導体レーザによれば、第1電極形成面には底状になった段差が設けられており、第2電極の端面側はこの段差によって確実に分離される。

レーザ光射出端面付近などを電流非注入領域にすることができる。したがって、半導体レーザの特性を左右する活性層近傍の構造、電流狭さく構造の変更を行うことなく、局所的な発熱による特性劣化を防止することができ、信頼性の高い半導体レーザをうることができる。

【図面の簡単な説明】

【図1】本発明の半導体レーザの一実施例を示す図で、(a)は斜視図、(b)は(a)のI-I線断面説明図、(c)は量子井戸活性層のAlの変化を示す図である。

【図2】図1の半導体レーザの製法の一実施例の前半の工程を示す図で、図1(a)のII-II線断面説明図である。

【図3】図1の半導体レーザの製法の一実施例の後半の工程を示す図で、図1(a)のI-I線断面説明図であ

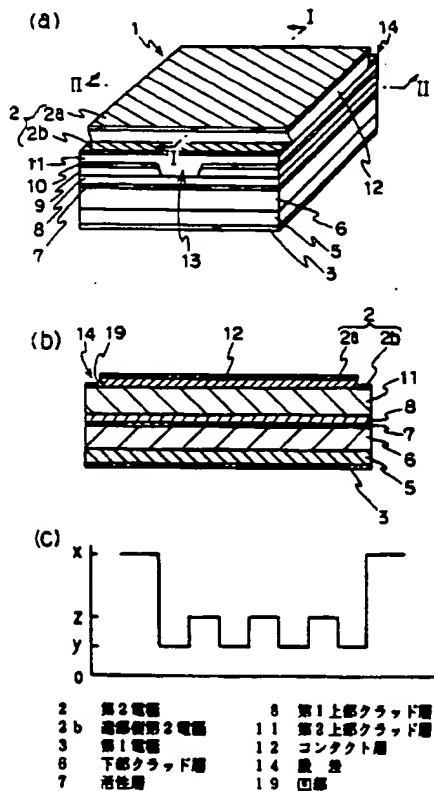
る。

【図4】従来の半導体レーザの一例を示す図で、(a)は斜視図、(b)、(c)はそれぞれ(a)のIII-III線、IV-IV線の断面図である。

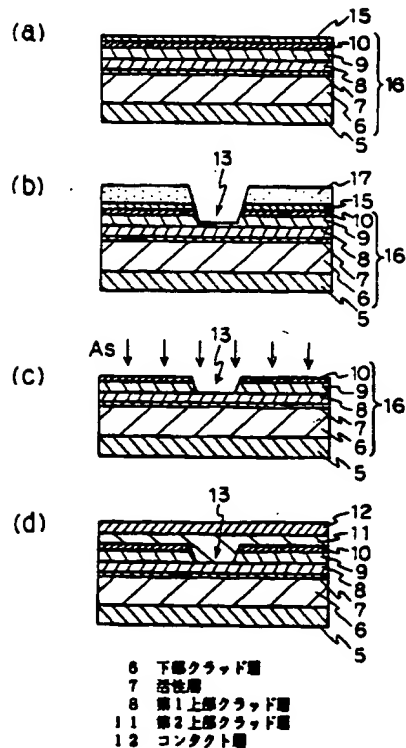
【符号の説明】

- 2 第2電極
- 2b 端部側第2電極
- 3 第1電極
- 6 下部クラッド層
- 7 活性層
- 8 第1上部クラッド層
- 11 第2上部クラッド層
- 12 コンタクト層
- 14 段差
- 19 凹部

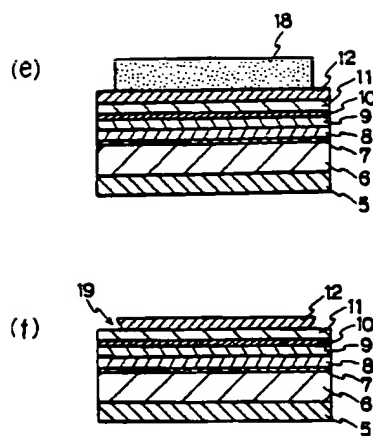
【図1】



【図2】



【図3】



- 8 下部クラッド層
- 7 活性層
- 8 第1上部クラッド層
- 11 第2上部クラッド層
- 12 コンタクト層
- 19 凹部

【図4】

